



2023

10. Digitale logica

R2: SCRAPY-gids

Projectnummer: **2021-1-FR01-KA220-SCH-000031617**



 **Co-funded by
the European Union**

De steun van de Europese Commissie voor de productie van deze publicatie houdt geen goedkeuring in van de inhoud, die uitsluitend de standpunten van de auteurs weergeeft, en de Commissie kan niet verantwoordelijk worden gehouden voor het gebruik van de informatie die erin is vervat.

ECAM EPMI

30/04/2023

Inhoudsopgave

1 Inleiding.....	2
2. Combinatielogica.....	2
3. Waarheidstabellen.....	3
4 Geschreven Booleaanse Logica.....	5
5 Sequentiële logica.....	5
6 Sequentiële circuitelementen	6
6.1 D-type Flipflop.....	6
6.2 T-type Flipflop	6
6.3 JK-type Flipflop	7
6.4 Instel-, wacht- en voortplantingstijden	7
6.5 Metastabiliteit.....	8
7 Conclusie	9

1 Inleiding

Digitale, of Booleaanse, logica is het fundamentele concept dat ten grondslag ligt aan alle moderne computersystemen. Simpel gezegd is het het systeem van regels dat ons in staat stelt om extreem ingewikkelde beslissingen te nemen op basis van eenvoudige "ja/nee" vragen.

In deze les leer je over...

Digitaal circuit

Digitale logische schakelingen kunnen worden onderverdeeld in twee subcategorieën: combinatiele en sequentiële. Combinatiele logica verandert "onmiddellijk" - de uitgang van de schakeling reageert zodra de ingang verandert (met enige vertraging natuurlijk, omdat de voortplanting van het signaal door de schakelementen enige tijd in beslag neemt). Sequentiële schakelingen hebben een kloksignaal en veranderingen worden doorgegeven aan de stappen van de schakeling op de randen van de klok.

Een sequentieel circuit is meestal opgebouwd uit blokken combinatorische logica gescheiden door geheugenelementen die geactiveerd worden door een kloksignaal.

Programmeren

Digitale logica is ook belangrijk bij het programmeren. Inzicht in digitale logica maakt complexe beslissingen in programma's mogelijk.

Sommige subtiliteiten in programmeren zijn belangrijk om te begrijpen; daar zullen we op ingaan als we de basis hebben behandeld.

Voordat je begint, is het misschien een goed idee om onze les over binaire getallen nog eens door te nemen, als je dat nog niet hebt gedaan. Daarin wordt een klein beetje Booleaanse logica besproken, maar we gaan er hier veel verder op in.

Hier zijn enkele andere onderwerpen waarmee je vertrouwd moet zijn voordat je aan de slag gaat.

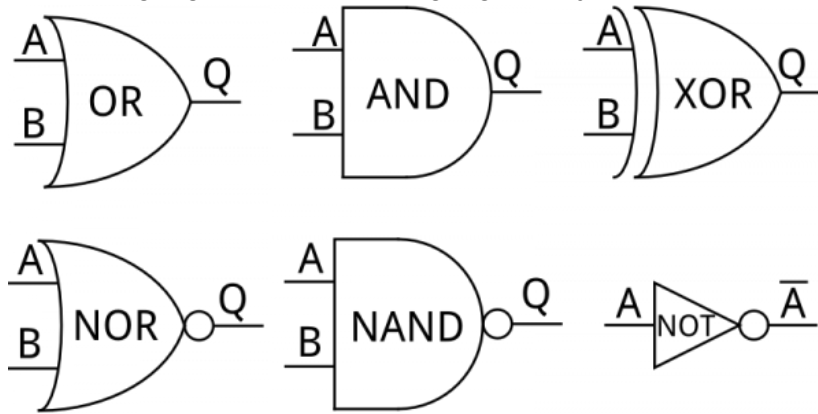
- Wat is elektriciteit?
- Binair
- Analooq vs Digitaal
- Logische niveaus

2. Combinatielogica

Combinatieschakelingen zijn opgebouwd uit vijf logische basispoorten:

- AND poort - uitgang is 1 als BEIDE ingangen 1 zijn
- OF-gate - uitgang is 1 als minstens één ingang 1 is
- XOR-gate - uitgang is 1 als ALLEEN één ingang 1 is

- NAND gate - uitgang is 1 als minstens één ingang 0 is
- NOR poort - uitgang is 1 als BEIDE ingangen 0 zijn



Combinatielogica

Er is een zesde element in digitale logica, de inverter (ook wel een NOT gate genoemd). Inverters zijn geen echte poorten, omdat ze geen beslissingen nemen. De uitgang van een inverter is een 1 als de ingang een 0 is, en omgekeerd.


Een paar opmerkingen over de bovenstaande afbeelding:


- Meestal wordt de naam van de poort niet afgedrukt; het symbool wordt voldoende geacht voor identificatie.
- De terminalnotatie van het type A-B-Q is standaard, hoewel logische diagrammen ze meestal weglaten voor signalen die geen in- of uitgangen zijn voor het systeem als geheel.
- Apparaten met twee ingangen zijn standaard, maar soms zie je apparaten met meer dan twee ingangen. Ze hebben echter maar één uitgang.


Digitale logische schakelingen worden meestal voorgesteld met deze zes symbolen; de ingangen staan links en de uitgangen staan rechts. Terwijl ingangen kunnen worden verbonden, mogen uitgangen nooit worden verbonden, alleen met andere ingangen. Een uitgang kan wel verbonden worden met meerdere ingangen.


3. Waarheidstabellen


De bovenstaande beschrijvingen zijn voldoende om de functionaliteit van afzonderlijke blokken te beschrijven, maar er is een nuttiger hulpmiddel beschikbaar: de waarheidstabel. waarheidstabellen zijn eenvoudige diagrammen die de uitvoer van een schakeling verklaren in termen van de mogelijke invoer naar die schakeling. Hier zijn waarheidstabellen die de zes hoofdelementen beschrijven:


		A	
		0	1
B	0	0	1
	1	1	1

		A	
		0	1
B	0	0	0
	1	0	1

		A	
		0	1
B	0	0	1
	1	1	0

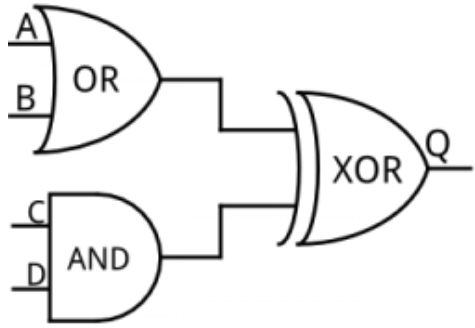
		A	
		0	1
B	0	1	0
	1	0	0

		A	
		0	1
B	0	1	1
	1	1	0

		A	
		0	1
		1	0

Waarheidstabellen

Waarheidstabellen kunnen worden uitgebreid tot een willekeurige schaal, met zoveel ingangen en uitgangen als je aankunt voordat je hersenen smelten. Zo zien een circuit met vier ingangen en een waarheidstabel eruit:

		AB			
		00	01	10	11
CD	00	0	1	1	1
	01	0	1	1	1
	10	0	1	1	1
	11	1	0	0	0

Booleaanse logica

4 Geschreven Booleaanse Logica

Het is natuurlijk handig om in een eenvoudig wiskundig formaat een vergelijking te kunnen schrijven die een logische bewerking voorstelt. Daarvoor zijn er wiskundige symbolen voor de unieke operaties: AND, OR, XOR en NOT.

- A EN B moet worden geschreven als AB (of soms $A \cdot B$)
- A OF B moet worden geschreven als $A + B$
- A XOR B moet worden geschreven als $A \oplus B$
- NIET A moet worden geschreven als A' of $\neg A$

Je zult merken dat er twee elementen ontbreken op die lijst: NAND en NOR. Gewoonlijk worden deze weergegeven door de juiste weergave aan te vullen:

- A NAND B wordt geschreven als $(AB)'$, $(A \cdot B)'$, of \overline{AB}
- A NOR B wordt geschreven als $(A + B)'$ of $\overline{A + B}$

5 Sequentiële logica

Combinatielogica is geweldig, maar zonder sequentiële schakelingen zou moderne computertechniek niet mogelijk zijn.

Sequentiële schakelingen voegen geheugen toe aan onze logische systemen. Zoals eerder vermeld, produceert combinatorische logica resultaten na een vertraging. Die vertraging varieert afhankelijk van heel veel dingen: het fabricageproces van de betrokken onderdelen, de temperatuur van het silicium en de complexiteit van de schakeling. Als de uitgang van een schakeling afhankelijk is van de resultaten van twee andere combinatorische schakelingen en de resultaten op verschillende tijdstippen aankomen (wat in de echte wereld het geval is), zal een combinatorische schakeling kortstondig "haperen" en een resultaat produceren dat mogelijk niet overeenkomt met de gewenste werking.

Een sequentieel circuit bemonstert en propageert de uitvoer echter alleen op specifieke tijdstippen. Als de ingang tussen die tijdstippen verandert, wordt dat genegeerd. De samplingtijd is meestal gesynchroniseerd over het hele circuit en wordt de "klok" genoemd. Wanneer de "snelheid" van een computer wordt genoemd, is dit de waarde in kwestie. Het is mogelijk om "asynchrone" sequentiële schakelingen te ontwerpen, die niet afhankelijk zijn van een gesynchroniseerde globale klok. Deze systemen leveren echter grote problemen op en we zullen ze hier niet bespreken.

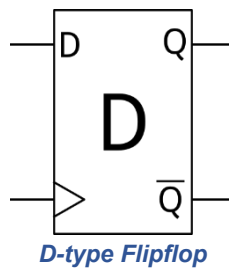
Terzijde, elke sectie van digitale logica heeft twee karakteristieke vertragingwaarden: de minimale vertragingstijd en de maximale vertragingstijd. Als het circuit de minimale vertragingstijd niet haalt (d.w.z. sneller is dan het zou moeten zijn), dan zal het circuit falen, onherstelbaar. Als dat circuit deel uitmaakt van een groter apparaat, zoals een computer-CPU, dan is het hele apparaat afval en kan het niet gebruikt worden. Als de maximale vertragingstijd faalt (het circuit is langzamer dan het zou moeten zijn), dan kan de kloksnelheid verlaagd worden om het langzaamste circuit in het systeem aan te

passen. Dit is de reden waarom computers instabiel worden als ze oververhit raken of als de kloksnelheid wordt verhoogd (zoals het geval is bij overklokken).

6 Sequentiële circuitelementen

Net als bij combinatorische logica zijn er verschillende basisschakelingselementen die de bouwstenen vormen van sequentiële schakelingen. Deze blokken zijn opgebouwd uit de combinatorische basiselementen, waarbij terugkoppeling van de uitgang wordt gebruikt om de ingang te stabiliseren. Ze bestaan in twee "smaken": latches en flip-flops. Hoewel de termen vaak door elkaar gebruikt worden, zijn latches minder bruikbaar, omdat ze niet geklokt worden; we zullen ons richten op flip-flops.

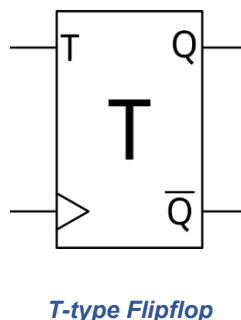
6.1 D-type Flipflop



Het eenvoudigste type flip-flop is het D-type. D flip-flops zijn eenvoudig -- bij een klokflank (gewoonlijk stijgend, hoewel ze ook met een ingebouwde inverter kunnen worden gevonden om bij de dalende klok in te kloppen), wordt de ingang naar de uitgang gelatched.

Gewoonlijk wordt de klokingang aangeduid door het driehoekje dat op het symbool staat. De meeste flip-flops hebben twee uitgangen: de "normale" uitgang en de gecomplementeerde uitgang.

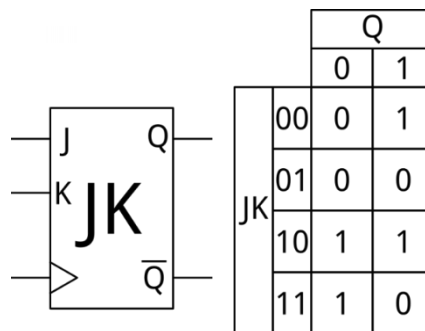
6.2 T-type Flipflop



Slechts iets ingewikkelder is het T-type. De 'T' staat voor "toggle". Als er een klokflank optreedt en de ingang T een 1 is, verandert de uitgang van toestand. Als de ingang een 0 is, blijft de uitgang hetzelfde. Net als bij het D-type wordt meestal het complement van de uitgang geleverd.

Een nuttige functie van de T flip-flop is een klokdelingsschakeling. Als T hoog gehouden wordt, zal de uitgang de klokfrequentie gedeeld door twee zijn. Een keten van T-flops kan dus gebruikt worden om langzamere klokken te produceren uit de moederklok van een apparaat.

6.3 JK-type Flipflop



JK-type Flipflop

Tot slot hebben we het JK-type. Het JK-type is de enige van de drie waarvoor echt een waarheidstabel nodig is om het uit te leggen; het heeft twee ingangen (J en K) en de uitgang kan hetzelfde blijven, ingesteld, gewist of omgeschakeld worden, afhankelijk van de combinatie van aanwezigeingangssignalen. Natuurlijk is, zoals bij alle flip-flops, de ingang op het moment van de klok het enige dat telt.

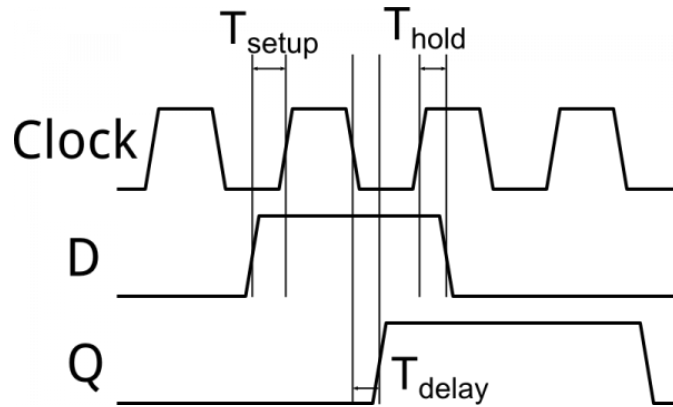
6.4 Instel-, wacht- en voortplantingstijden

Alle sequentiële schakelingen hebben zogenaamde "setup" en "hold" tijden, evenals een propagatievertraging. Het begrijpen van deze drie dingen is cruciaal voor het ontwerpen van sequentiële schakelingen die werken zoals verwacht.

De setup-tijd is de minimale tijd vóór een stijgende klokflank die een signaal aan de ingang van een flipflop moet toekomen om de flipflop de gegevens correct te laten latchen. Op dezelfde manier is de hold-tijd de minimale tijd die een signaal stabiel moet blijven nadat de stijgende klokflank optreedt voordat het mag veranderen.

Terwijl de setup- en hold-tijden worden gegeven als minimumwaarden, wordt de propagatievertraging gegeven als maximum. Eenvoudig gezegd is de

propagatievertraging de grootste hoeveelheid tijd na een neergaande flank op de klok voordat je het signaal op de uitgangen kunt verwachten. Hier is een grafiek die ze uitlegt:



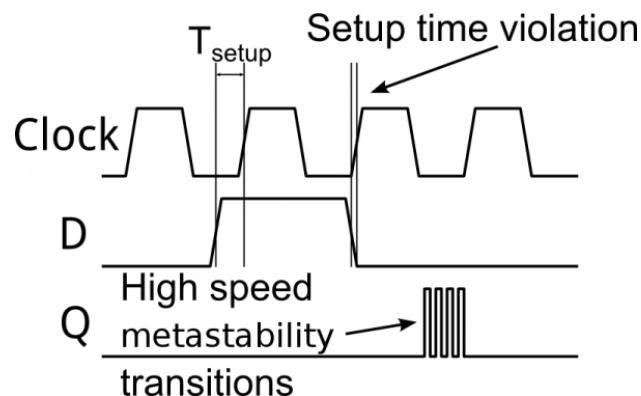
Setup, wachttijd en voortplantingstijd

Merk op dat in de bovenstaande afbeelding de overgangen onder een lichte hoek zijn getekend. Dit dient twee doelen: het herinnert ons eraan dat klok- en gegevensranden nooit echt rechte hoeken zijn en altijd een niet-nul stijg- of daaltijd zullen hebben, en het maakt het gemakkelijker om te zien waar de verticale lijnen die de verschillende tijden markeren de signalen snijden.

De combinatie van deze drie waarden bepaalt de hoogste kloksnelheid die een apparaat mag gebruiken. Als de propagatievertraging van het ene onderdeel plus de setup-tijd van het volgende onderdeel in het circuit langer is dan de tijd tussen de neergaande flank van de ene klokpuls en de opgaande flank van de volgende, zullen de gegevens niet stabiel zijn op de ingang van het tweede onderdeel, waardoor het zich onverwacht zal gedragen.

6.5 Metastabiliteit

Het niet naleven van de setup- en hold-tijden kan leiden tot een probleem dat "metastabiliteit" genoemd wordt. Wanneer een schakeling zich in een metastabiele toestand bevindt, kan de uitgang van een flipflop snel oscilleren tussen de twee normale toestanden -- vaak met een snelheid die ver boven de kloksnelheid van de schakeling ligt.



Metastabiliteit

Problemen met metastabiliteit kunnen variëren van ongewenste werking tot schade aan de chip omdat ze het stroomverbruik kunnen verhogen. Hoewel metastabiliteit meestal vanzelf oplost, kan het systeem zich tegen die tijd in een onbekende toestand bevinden en volledig gereset moeten worden om de juiste werking te herstellen.

Een veel voorkomende manier waarop metastabiliteitsproblemen zich voordoen is wanneer een signaal klokdomeneinen doorkruist -- met andere woorden wanneer een signaal door apparaten gaat die door verschillende bronnen geklokt worden. Aangezien de klokken niet gesynchroniseerd zijn (en zelfs als de klokken op dezelfde nominale frequentie zijn, zal de realiteit dicteren dat ze lichtjes verschillen), zullen uiteindelijk een klokrand en een gegevensrand te dicht bij elkaar liggen om comfortabel te zijn, wat resulteert in een overschrijding van de insteltijd. Een eenvoudige oplossing voor dit probleem is om alle ingangen in een systeem door een paar in cascade geschakelde D flip-flops te laten lopen. Zelfs als de eerste flip-flop in een metastabiele toestand komt, zal hij (hopelijk) een stabiele toestand bereiken voor de volgende klokpuls, waardoor de tweede flip-flop de juiste gegevens kan lezen. Dit resulteert in een vertraging van één cyclus in de inkomende data-randen, wat altijd onbeduidend is vergeleken met het risico van metastabiliteit.

7 Conclusie

Inzicht in digitale logica is een cruciale vaardigheid in de elektronica. Zie de onderstaande bronnen voor meer informatie over dit onderwerp:

- Digital Logic - Een goede site die het meeste van het hier gepresenteerde materiaal behandelt
- Booleaanse algebra - Wikipedia's pagina over Booleaanse algebra, de discipline die ten grondslag ligt aan dit onderwerp.
- Quine-McCluskey methode - Q-M is een methode om digitale schakelingen te vereenvoudigen tot een minimale set noodzakelijke poorten, gegeven verschillende ingangen en een gewenste uitvoerkaart.
- Logische bouwstenen en een inleiding in digitale logica